

## Technicien Wafer Process Développement - CDI

**Nom du Responsable Hiérarchique : Ph. PAGNOD-ROSSIAUX**

### ROLE PRINCIPAL

*Réalise les opérations de fabrication des plaques et conduit les essais de process pour les projets R&D au sein de l'atelier Photolithographie / Gravure pour les composants InP et GaAs : Masquage, Gravure et Dépôt des diélectriques et coordonne les autres opérations technologiques de réalisation des plaques.*

#### Missions/Tâches

##### **Respecte les consignes de sécurité et les procédures d'atelier :**

- respect des règles de sécurité
- respect du manuel QUALITE
- respect de la documentation technique

##### **Réalise les opérations de fabrication des plaques pour les projets R&D :**

- En respectant la planification des projets en interaction avec les contraintes de la Production.
- En respectant les procédures de fabrication des Briques de Base (Building Blocks) : procédures d'atelier et documentation
- Réalise les opérations de Masquage, Gravure et Dépôt des diélectriques
- Coordonne les autres opérations technologiques de réalisation des plaques
- Met à jour en direct des outils de gestion de l'atelier (Fiches suiveuses, suivis équipements, ...)

##### **Conduit les essais de process pour les projets R&D :**

- En contribuant à la définition des plans d'essais avec l'ingénieur développement process
- En contribuant à l'adaptation de Briques de Base, au développement et à la validation des nouvelles Briques de Base nécessaires aux projets R&D.

##### **Contribue à la qualité des livraisons :**

- En tenant à jour les suivis des équipements dont il est l'utilisateur
- En étant garant du process par le respect de la documentation et des consignes de fabrication.
- En signalant toutes dérives constatées et en apportant des solutions ou actions correctives, validées par l'ingénieur Développement
- En respectant les délais de réalisation

##### **Contribue à la fiabilité des équipements de l'atelier :**

- En assurant, sur les équipements qu'il utilise:
  - le suivi (suivis statistiques, étalonnages...)
  - l'interface avec l'équipe maintenance (déclenchement des maintenances préventives ou curatives) quand nécessaire
  - en accomplissant les maintenances de premier niveau quand nécessaire
  - l'interface avec le responsable équipement et les utilisateurs en les prévenant de la survenue d'un problème machine.

#### Interface clé

- **Interne** : Responsable hiérarchique et concepteur puce, Responsable des ateliers Front-end et Maintenance, Ingénierie Front-end
- **Externe** : Fournisseurs / laboratoire extérieur

## Spécificités

- Sécurité
- Autonomie
- Respect des règles liées au travail en salle blanche.
- Respect des engagements
- Esprit d'équipe
- Dextérité
- Ténacité
- Travail sous microscope

## Profil des candidats

### Compétences techniques

- Formation initiale : Bac +2, DUT (Mesures physiques ;...)
- Expérience professionnelle : 3 à 5 années d'expérience dans un poste similaire au sein d'une entreprise ou d'un laboratoire de process semi-conducteurs.
- Connaissances et niveau :
  - Connaissance des techniques du vide (primaire et secondaire)
  - Connaissance des techniques de photolithographie et de gravure des semi-conducteurs. Une expérience en codage de masques serait un plus
  - Connaissance de techniques de caractérisation : profilométrie, ellipsométrie, électriques basse fréquence (I(V), C(V)) de semi-conducteurs. Une expérience en microscopie électronique serait un plus.

### Compétences personnelles/comportement

- Sens de l'organisation
- Rigueur
- Respect des engagements et des délais
- Autonomie
- Travail d'équipe
- Curiosité et inventivité